

A grayscale, close-up photograph of a microchip's surface, showing intricate circuitry with numerous fine lines and circular pads. The image is slightly blurred, creating a sense of depth and technical precision.

Integr8tor v2018.09

Versionshinweise
Ucamco NV – Belgien



Integr8tor

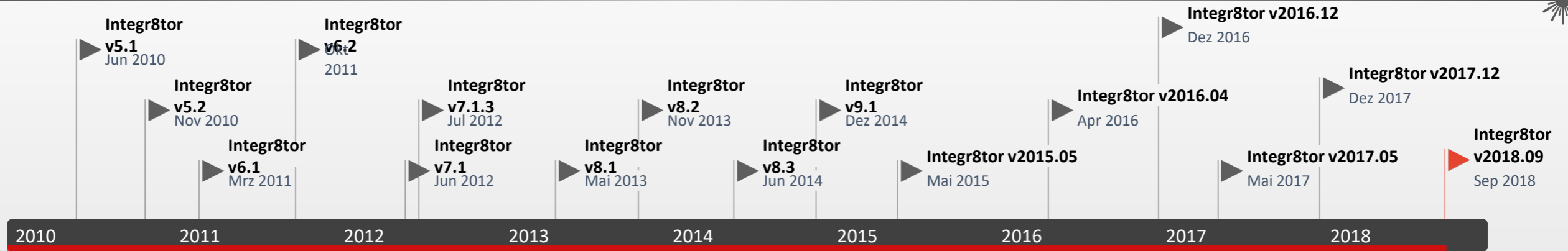
v2018.09

Datenanalyse leicht gemacht...



Integr8tor v2018.09

Wir dienen unserem Kundenstamm mit regelmäßigen Updates



Version	Freigabedatum	Highlights		Heute
7.1	Jun 12	Lokalisierte Schnittstelle.	Linienbreite auf Ebenen.	
7.1.3	Jul 12	Bugfix-Release für „Wiederhergestellten Job“.		
8.1	Mai 13	Unterstützung für ODB++ v7.	Kompatibel mit Windows Server 2012 und Windows 8.	
8.2	Nov 13	Erkennung und Kennzeichnung von doppelten Archiven.	Edge Connector-Erkennung.	
8.3	Jun 14	Neue Standardparameter.	Bestimmung von Laser-/mechanischen Bohrungen.	
9.1	Dez 14	Unterstützung für Gerber X2-Datensätze.	Optimierte und neue QED-Werte.	
2015.05	Jun 15	Neue Standardparameter.	Bestimmung von Laser-/mechanischen Bohrungen.	
2016.04	Apr 16	SMD/BGA Pads unterscheiden Kupfer- und Lötstoppsmasken-definiert	DFM-Checks (ehemals „Capabilities“) überarbeitet	
2016.12	Dez 16	Vorstellung der Integr8tor Job-Perspektiven	Bohrlochtoleranzen	
2017.05	Mai 17	Unterstützung von PCB-Oberflächenbehandlungen	Erkennung von Aufträgen gleicher Größe	
2017.12	Dez 17	Checkpoint-Review-Erweiterungen für verschiedene QED-Ergebnisse	Analyse von Durchsteigebohrungen mit verschiedenen Lötstoppsmaskenöffnungen oben/unten	
2018.09	Sep-18	Neue QED-Funktion: Kritische Mindestleiterbahnbreite	Benutzerdefinierbare Lagenregistrierung	

Integr8tor v2018.09

Neue Funktionen – Übersicht



NEW



- ❑ Neue QED-Funktionen
 - Mindestleiterbahnbreite
 - Kritische Mindestleiterbahnbreite
 - Mindestabstand Leiterbahn zu Leiterbahnverfügbar als QED PDF, QED XML und im Checkpoint-Review
- ❑ Neue Option bei der Auftragseingabe:
Beibehaltung der ursprünglichen Registrierung
- ❑ Anzeige von Blenden in Nullgröße auf PDF-Bildern im Report
- ❑ UTF-8 -Unterstützung für neue Integr8tor-Installationen

Integr8tor v2018.09

Weiterentwicklungen – Übersicht



VERBESSERT ✨

- Erweiterungen für Minimum **Same Net Spacing**
- Erweiterte Informationen über **Steckerleisten**
- Verbesserte **BGA-Erkennung**
- Erweiterungen im QED-PDF zum Abschnitt **Gefräste Bohrungen**
- Neue Fräsinformation in der **QED.XML**
- Angezeigte **Ustack-Basismaterialstärke** in den QED-Stackup-Bildern
- Mindestkupferbreite jetzt in **DFM-Klassen** und **DFM-Review** verfügbar
- Verbesserte Erkennung der **Bohrungsformate**
- Verbesserung der **Stackup-Erkennung**

Integr8tor v2018.09

Weiterentwicklungen – Übersicht



VERBESSERT ✨

❑ Erweiterter **Gerber X2**-Datenfluss:



- Automatische Abschaltung der **Lagenausrichtung**, falls zulässig
- Aktive Verwendung des .FileFunction „**Profil**“-Attributs zur Bestimmung der Outline

❑ Verschiedene **Industrialisierungen**:

- Intuitivere und logischere **Berichtstruktur** im QED PDF
- Reibungslosere Installation des **lokalen Checkpoint-Client**

❑ Verschiedene Erweiterungen zur **Job-Flow-Control**

- Netcompare zur **Work-Up**-Phase hinzugefügt
- Erstellung der '**realTray**'-Variablen für verbesserte Ablaufsteuerung in benutzerdefinierten Skripten

Integr8tor v2018.09

Code-Fixes



Wir sind unserem Kundenstamm sehr dankbar für die Meldung von Softwarefehlern oder Widersprüchlichkeiten, die sich trotz unserer Qualitätskontrolle eingeschlichen haben...

In Anlehnung an die Tradition hat dieses Update v2018.09 eine Reihe von Korrekturen für Probleme erhalten, auf die Sie uns hingewiesen haben – Details dazu finden Sie im letzten Abschnitt dieser Versionshinweise.

Vielen Dank, dass Sie uns helfen, ein ausgezeichnetes Produkt noch besser zu machen...



Integr8tor

v2018.09

Neue Funktionen



Integr8tor v2018.09

Neue Funktionen – (kritische) Mindestleiterbahnbreite

NEW 

Neue QED-Funktionen **Mindestleiterbahnbreite**

Kritische Mindestleiterbahnbreite



➤ Informieren Sie sich im Handumdrehen über die Mindestleiterbahnbreite

- ❖ Die Leiterbahnbreite ist bei einem Angebot ein sehr wichtiger Parameter
- ❖ Probleme in Bezug auf die Leiterbahnbreite können gewöhnlich sehr viel schwieriger im CAM-Bereich behoben werden als Probleme mit der Kupferbreite in Kupferflächen
- ❖ Eine Veränderung der Leiterbahnbreiten wird von Endanwendern tendenziell weniger akzeptiert und erfordert intensive Dokumentations- und Validierungszyklen
- ❖ Zur Überprüfung ihrer Abläufe fordern die Fachbereiche für Ätzen und Galvanik sowie die Abteilung zur Qualitätssicherung Mindestleiterbahnbreiten und deren Positionen auf der Leiterplatte

Min. Trace Width	Min. Critical Trace Width
mm	mm
3 0.100	4 0.100
13 0.100	14 0.100

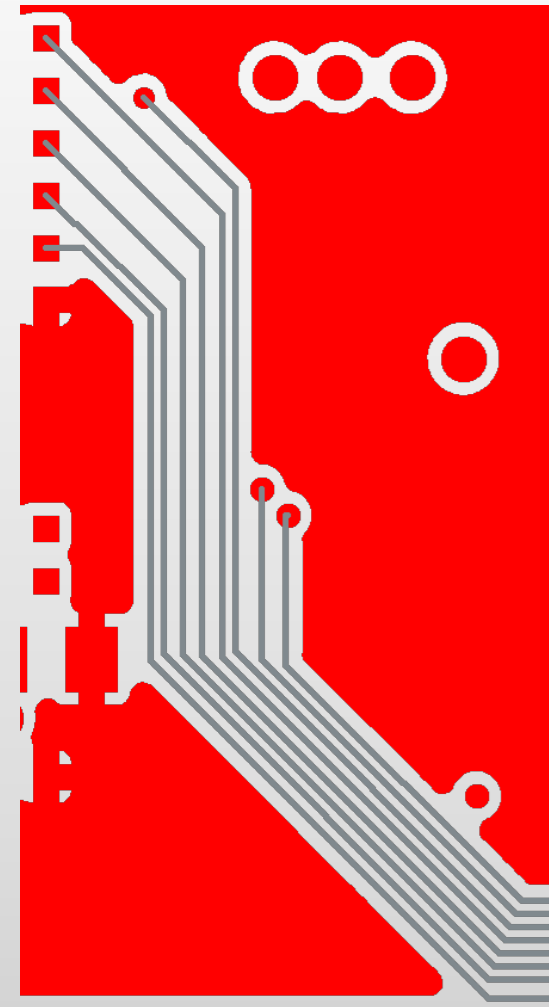
-
- ❖ Die Kenntnis der genauen Mindestleiterbahnbreite ist von höchster Wichtigkeit...



Integr8tor v2018.09

Neue Funktionen – (kritische) Mindestleiterbahnbreite

NEW 



- Frühere Integr8tor-Versionen gaben Mindestkupferbreiten und Mindestlinienbreiten an
- Linienbreiten waren elektrisch signifikante Kupferbreiten, unabhängig vom Design (Kontur, gezeichnet, pos./neg. ...)

- Integr8tor v2018.09 stellt sein Konzept zur **Leiterbahnbreite** vor
- **Leiterbahnbreiten** sind Kupferbreiten, die mithilfe einer einzigen Linie mit einem positiven Aperture (keine Kontur, nicht gezeichnet, kein pos./neg....) erstellt werden
- Ist eine Leiterbahnbreite elektrisch kritisch, wird sie als **Kritische Mindestleiterbahnbreite** gemeldet – andernfalls wird sie als **Mindestleiterbahnbreite** gelistet
- Die „Mindestkupferbreite“ wird wie bisher gemeldet
- Die „Mindestlinienbreite“ wurde in „Kritische Mindestkupferbreite“ umbenannt, um Einheitlichkeit zu gewährleisten



Integr8tor v2018.09

Neue Funktionen – (kritische) Mindestleiterbahnbreite – QED PDF

NEW



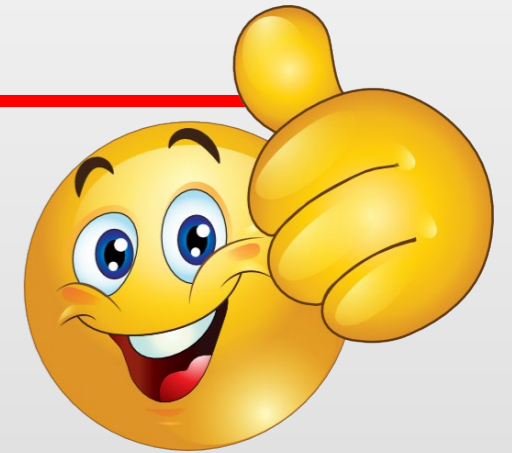
Pre-v2018.09:

	Min. Line Width		Min. Copper Width
	mm		mm
1	0.105	2	0.058
	0.102		0.028

v2018.09:

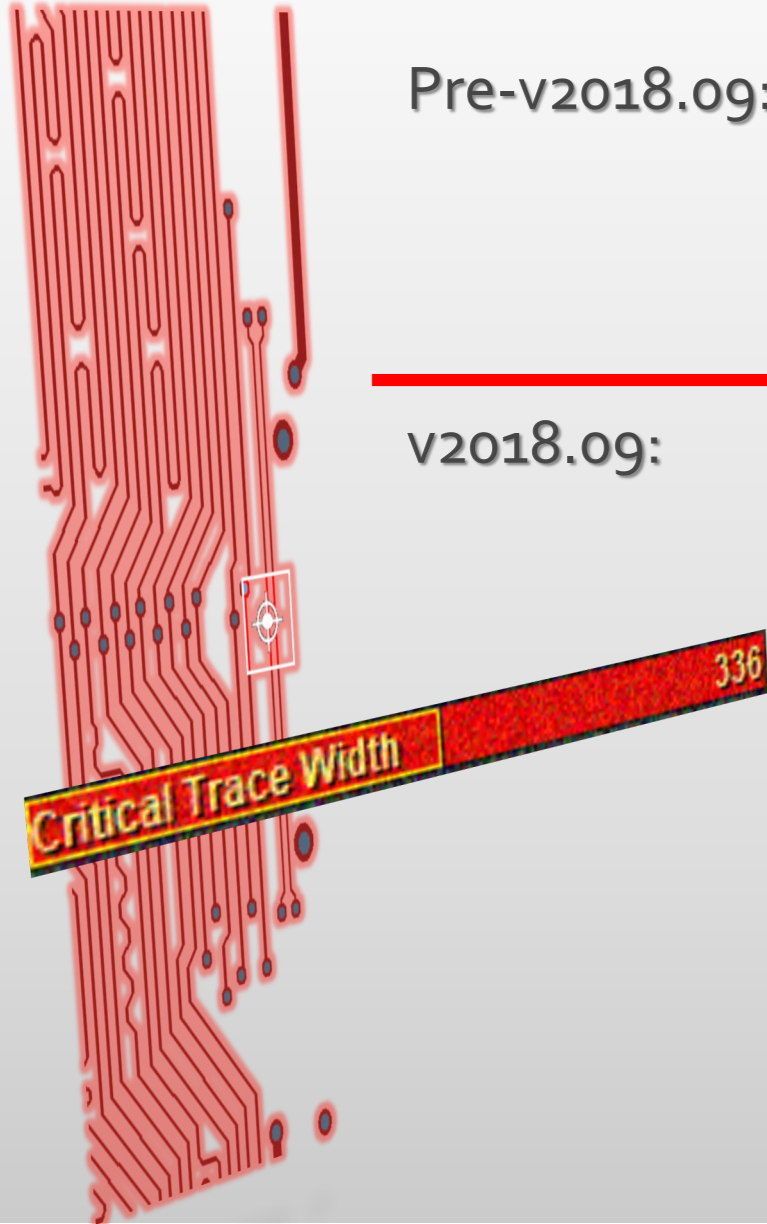
Neu

Min. Trace Width	Min. Critical Trace Width	Min. Copper Width	Min. Critical Copper Width
mm	mm	mm	mm
3 0.150	4 0.150	1 0.058	2 0.105



Elektrisch kritisch

Bild, kritisch oder nicht kritisch



Integr8tor v2018.09

Neue Funktionen – (kritische) Mindestleiterbahnbreite – QED-XML

NEW

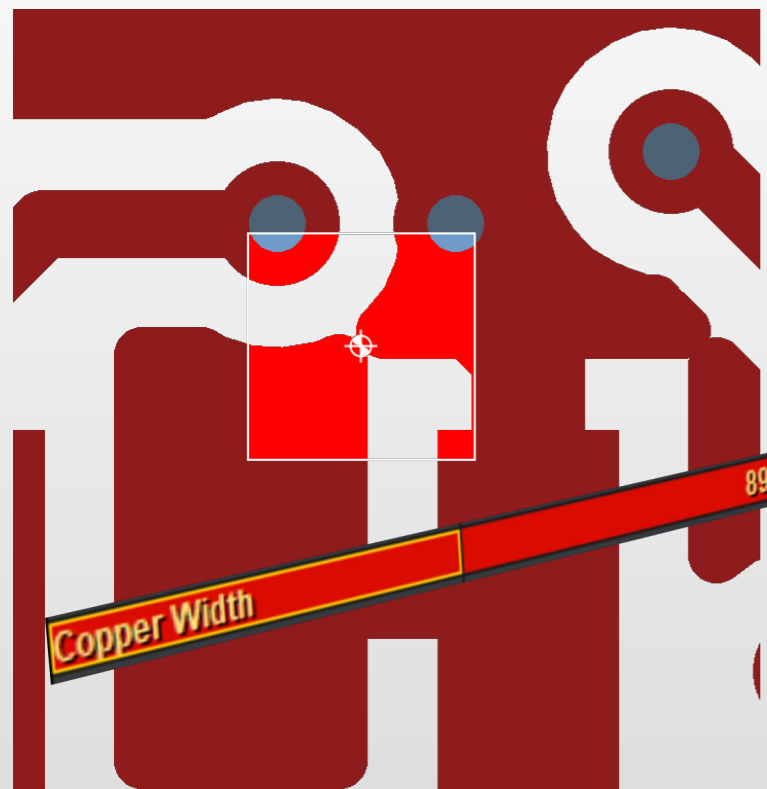


```
<CopperCharacteristics id="original">  
  <CopperLayer layerOrGroupRef="jdp7588_0_1">  
    <MinTrack threshold="0.4">0.105</MinTrack>  
    <MinTrackAllCopper threshold="0.4">0.058</MinTrackAllCopper>  
    <MinTrackCriticalTrace threshold="0.4">0.150</MinTrackCriticalTrace>  
    <MinTrackAllTrace threshold="0.4">0.150</MinTrackAllTrace>
```

In QED XML

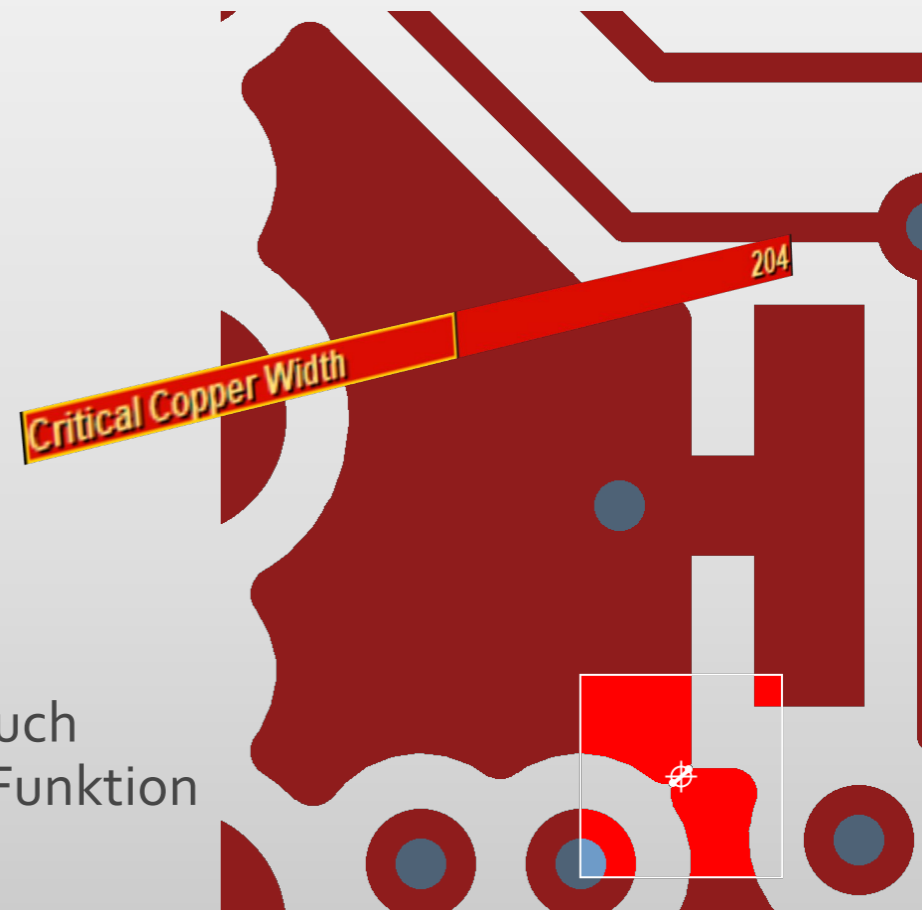
- MinTrackAllCopper = Mindestkupferbreite
- MinTrack = Kritische Mindestkupferbreite
- **MinTrackAllTrace** = Mindestleiterbahnbreite
- **MinTrackCriticalTrace** = Kritische Mindestleiterbahnbreite





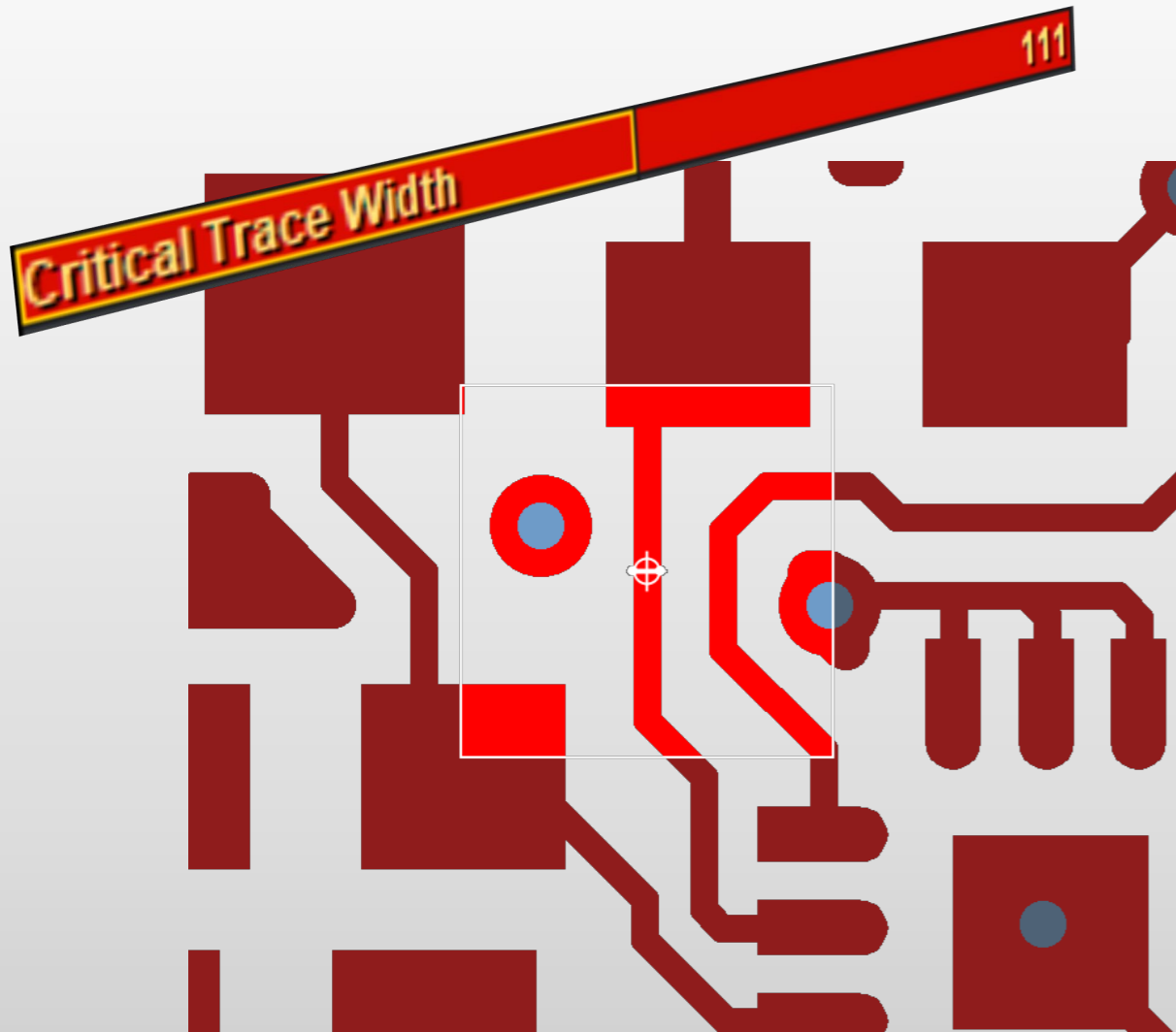
Mindestkupferbreite

- Elektrisch nicht kritisch: Bei Verbindungsabbruch bleibt die Netzlisten- / elektrische Funktion erhalten
- Design: Kontur/gezeichnet



Kritische Mindestkupferbreite

- Elektrisch kritisch: Bei Verbindungsabbruch ändert sich die Netzlisten- / elektrische Funktion
- Design: Kontur/lackiert



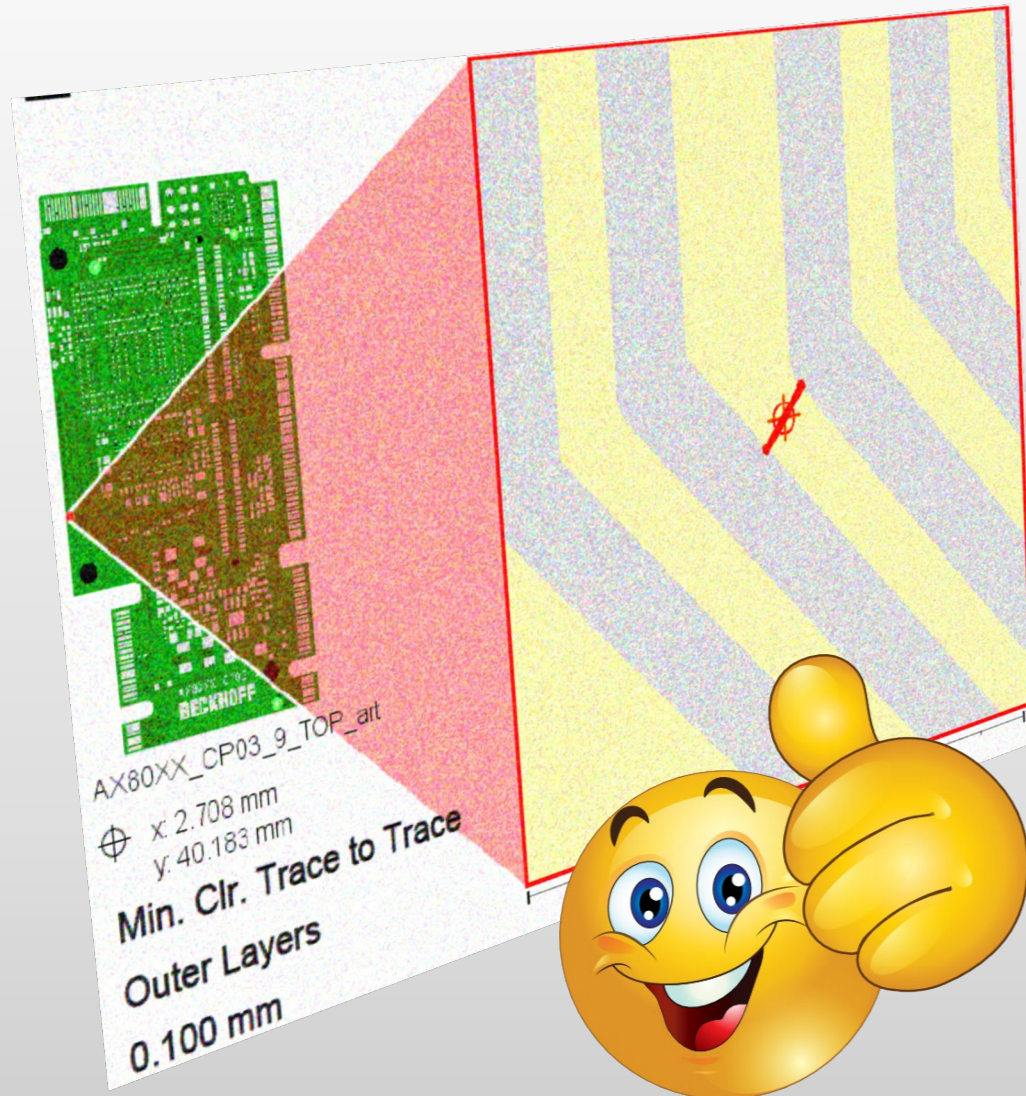
Kritische Mindestleiterbahnbreite

- Elektrisch kritisch: Bei Verbindungsabbruch ändert sich die Netzlisten- / elektrische Funktion
- Design: Einzelne Linie mit rundem Aperture

Nicht vergessen

- Sämtliche Leiterbahnbreiten sind auch Kupferbreiten...
- Aber nicht alle Kupferbreiten sind auch Leiterbahnbreiten

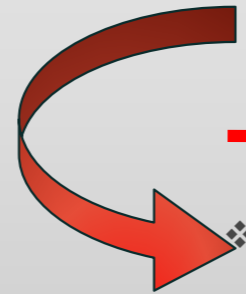




Neue QED-Funktion -

Mindestabstand Leiterbahn zu Leiterbahn

- Der geringste Abstand zwischen zwei Leiterbahnen
 - ❖ Die Informationen zum Mindestabstand von Leiterbahn zu Leiterbahn sind ein Schlüsselwert zur Beurteilung der Herstellungsfähigkeit einer Leiterplatte und folglich ausschlaggebend für präzise Angebotserstellung
 - ❖ Die Fachbereiche für Ätzen und Galvanik sowie die Abteilung zur Qualitätssicherung werden durch genaue Angaben der kritischen Leiterplattenabständen und den Positionen enorm unterstützt



Die Festlegung des Mindestabstandes zwischen zwei Leiterbahnen auf einer Leiterplatte ist sowohl für die Angebotserstellung als auch für die Fertigung unerlässlich...

Integr8tor v2018.09

Neue Funktionen – Mindestabstand Leiterbahn zu Leiterbahn

NEW

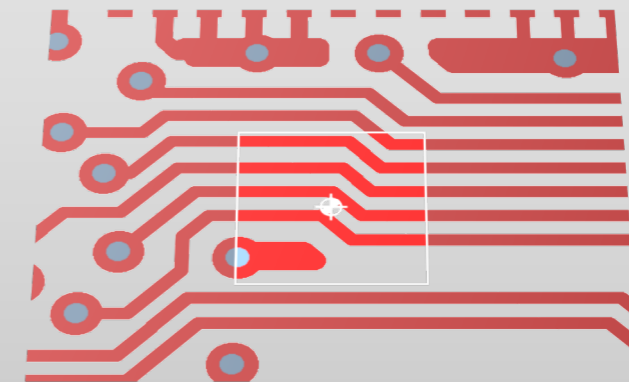


Copper Layer Minima & Area - Original							
File	Pos.	Min. Copper Width	Min. Critical Copper Width	Min. Trace Width	Min. Critical Trace Width	Min. Clr. Copper to Copper	Min. Clr. Trace to Trace
		mm	mm	mm	mm	mm	mm
jdp7588_0_1	1	0.058	0.105	0.150	0.150	0.148	0.152
jdp7588_0_2	2	0.132	0.223	>0.400	>0.400	0.729	>0.500
jdp7588_0_3						0.150	0.150

Check	Count
Linewidth	204
Ring	681
Clr. to Copper	768
Clr. to Copper Track-Track	768
Clr. to Copper Pad-Track	593
Clr. to Copper Pad-Pad	518
Clr. to PTH	49
Clr. to NPTH	65
Clr. to Outline	19
Clr. Same Net	893
Copper Width	204
Critical Copper Width	764
Trace Width	111
Critical Trace Width	768
Clr. Trace to Trace	0
Hole in SMD	0
Hole in BGA	9
Clr Drill	512
Drillspan Clearance	0
Clr. Drill to Outline	108

- Verfügbar im QED PDF, sowohl auf dem Bereich der Kupferlagen als auch im Abschnitt der Zusammenfassung
- Verfügbar im Checkpoint-Review als eigenständige Prüfung
- Verfügbar in QED XML

```
<MinGapTraceTrace threshold="0.5">0.152</MinGapTraceTrace>
```



NEW

Integr8tor v2018.09

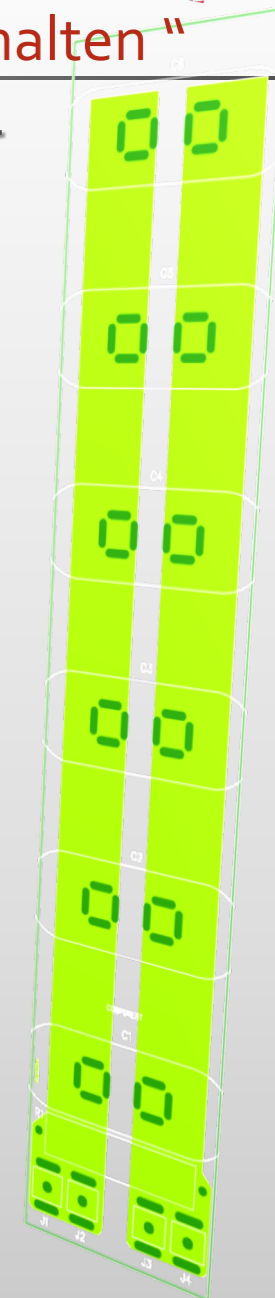
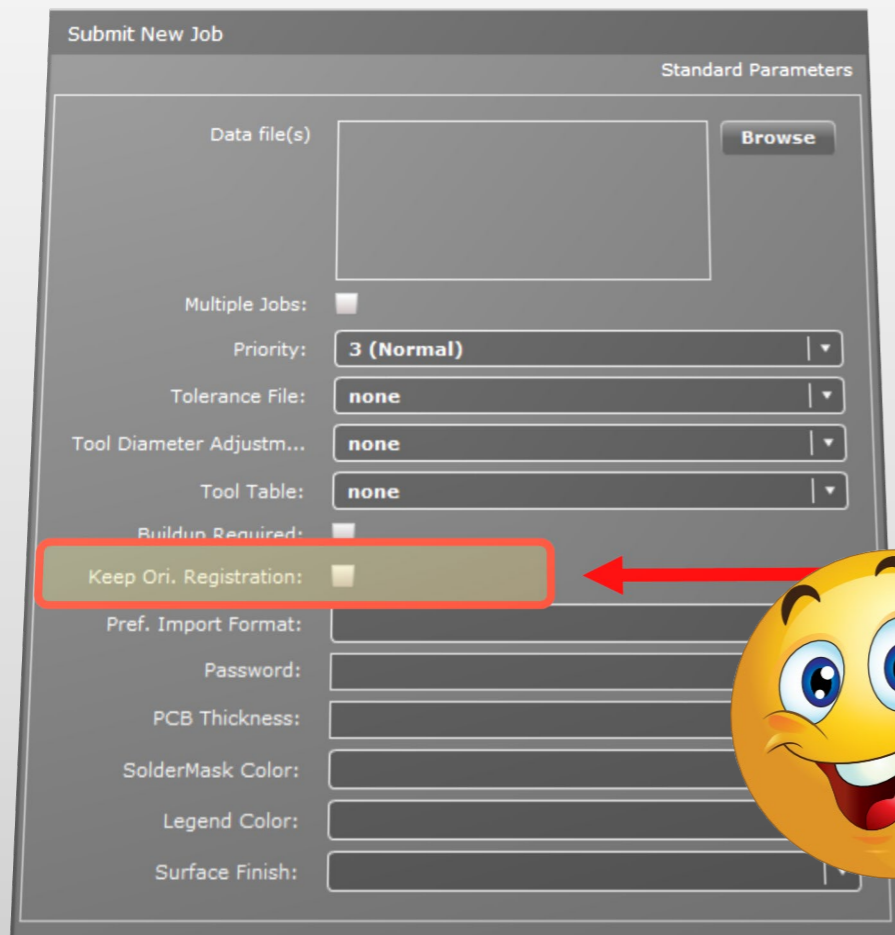
Neue Funktionen – Auftragseingabeoption „Ursprüngliche Registrierung beibehalten“

Laufzeitoption zum Ein- und Ausschalten der Lagenregistrierung während der Auftragsübertragung

- Beschleunigen Sie die Dateneingabe, indem Sie die Lagenregistrierung ausschalten, wenn Sie wissen, dass die Lagen bereits registriert sind
- Einfacher Workaround, wenn der Registrierungsprozess einen bereits registrierten Auftrag stört. Dies kann bei hochsymmetrischen oder Low-Info-Designs der Fall sein.
- Wird automatisch ausgeschaltet bei Gerber X2-Dateien mit dem Attribut:



`%TF.SameCoordinates*%`



Integr8tor v2018.09

NEW

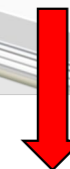
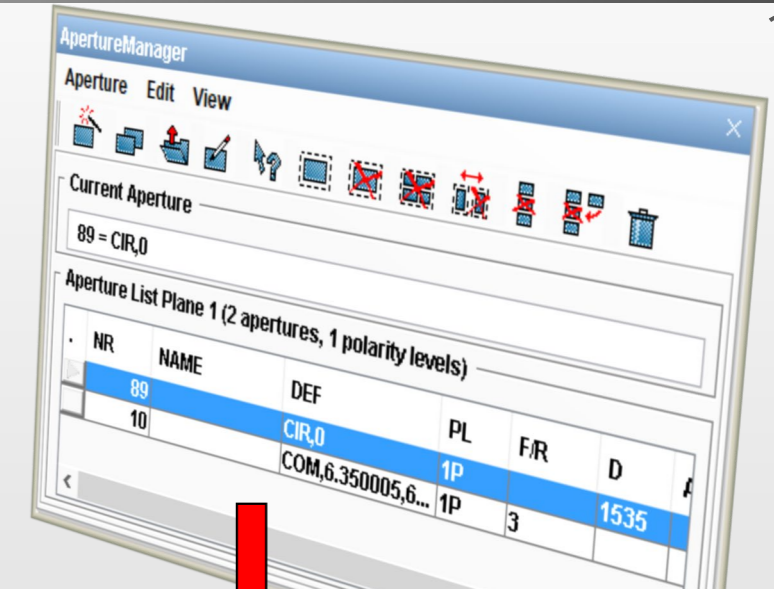
Neue Funktionen – Anzeige von Apertures Größe Null auf PDF-Berichtsbildern



➤ Visualisierung von Gerber-Daten mit Größe Null im QED PDF-Bericht



- ❖ Elemente, die nicht Teil der physischen Leiterplatte sind, wie z. B. Umrisse oder Targets, werden manchmal mit einem „unsichtbaren“ Stift (Aperture der Größe „0“) gezeichnet
- ❖ Selbst ganze Schichten wie Bohrpläne sind bekanntermaßen auf diese Weise „versteckt“...
- ❖ Dies kann dazu führen, dass wichtige Informationen wie Bohrungstoleranzen übersehen werden
- ❖ V2018.09 macht diese Informationen sichtbar und platziert sie vollautomatisch in den PDF-Zeichnungen.
- ❖ So übersehen Sie nie wieder einzelne Anweisungen oder wichtige Details, auch wenn sie mit einem nicht sichtbaren runden Aperture in Größe Null in einer Gerber-Lage gezeichnet wurde.



AAA		Drill Size. - No. of Holes	
		(MM.)	
	G	A 0,200	138
		B 0,750	9
		C 0,850	5
A	A	D 1,016	50
A	A	E 2,300	2
	AAA	F 2,950	2
		G 3,500	6
		H 4,200	4
	G		
	A		
	A		
	CCCCC		

Integr8tor v2018.09

Neue Funktionen – UTF-8 -Unterstützung für neue Integr8tor-Installationen

NEW

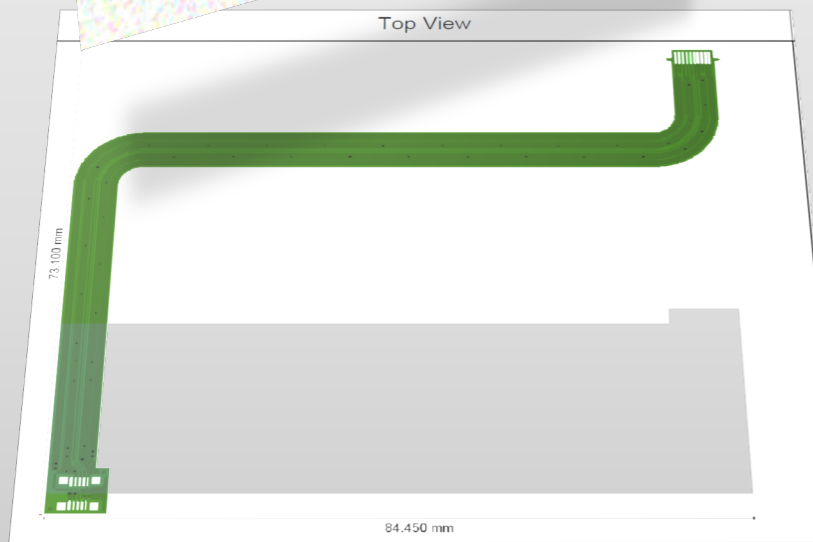


➤ UTF-8-Unterstützung über den gesamten Integr8tor-Workflow

- ❖ Bieten Sie Ihren Kunden professionell aussehendes QED Material mit korrekter Verwendung von diakritischen Zeichen und hinterlassen Sie einen erstklassigen Eindruck bei Ihren mitteleuropäischen, baltischen oder fernöstlichen Kunden
- ❖ Reibungslose Kommunikation und Vermeidung von Missverständnissen oder Rückfragen aufgrund von unvollständigen oder unverständlichen Kundennamen, Kontaktnamen, Artikelreferenzen, E-Mail-Adressen, ...



diacritics
diacritics



QED Report

Integr8tor

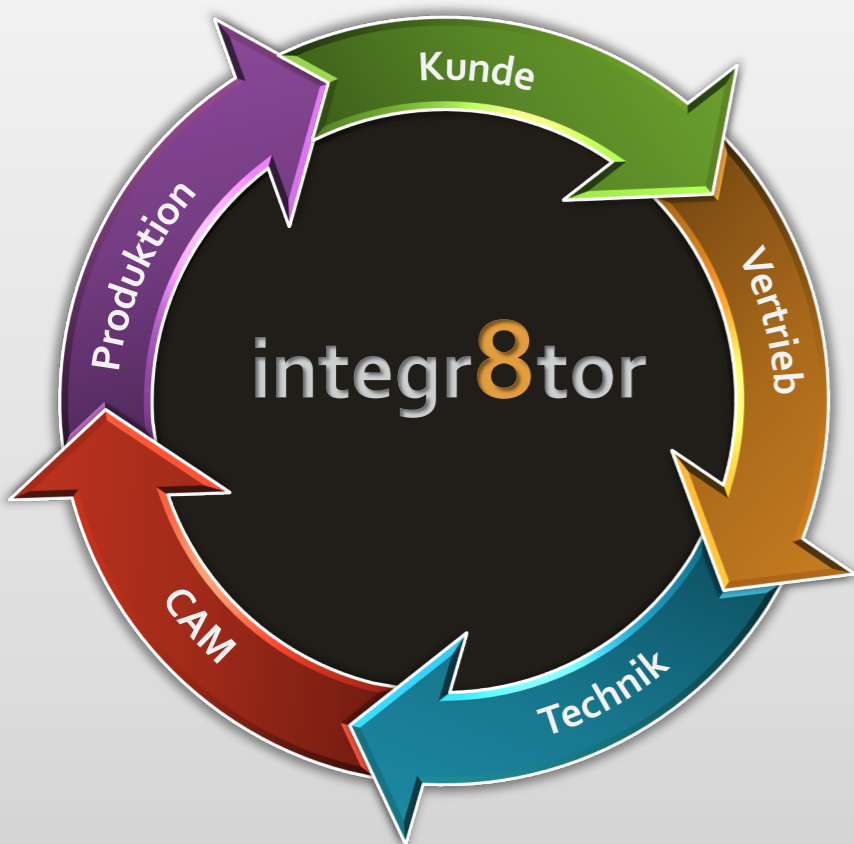
Name	080158_čěž.zip	Id.	821 - QED With Image Data
Report Generated on	Sep 28, 2018 11:16:30 AM	Customer	PCB Benešov as
Board Id	Plošné spoje dvoustranné	Contact Person	Ing. Tomáš Macha
Email	mach-to@awos.cz		



Integr8tor

v2018.09

Weiterentwicklungen



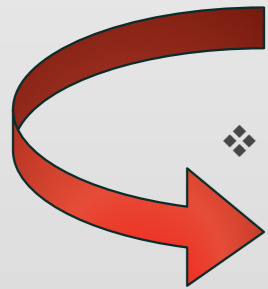
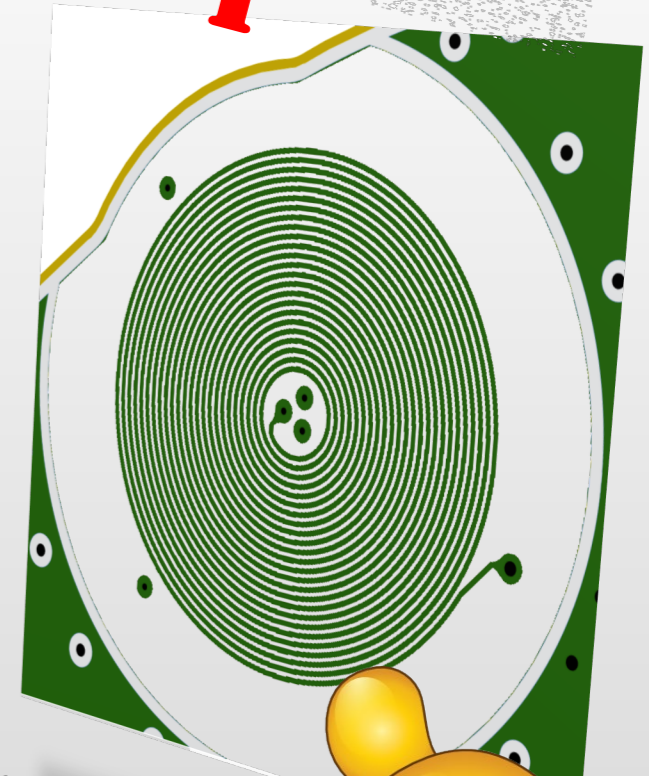
Integr8tor v2018.09

Weiterentwicklungen – Mindestabstand im selben Netz

- Upgrade der Informationen zum Mindestabstand im selben Netz im QED PDF Bericht

- ❖ Mindestabstände im selben Netz gehören zu den kritischsten Parametern, nicht nur für Auftragsangebote, sondern ganz besonders für die Fertigung.
- ❖ Wird ein kritischer Mindestabstand im selben Netz übersehen, kann das zu falschem Produktionsaufbau oder – schlimmer noch – zu kostspieligem Produktionsausschuss führen...
- ❖ V2018.09 macht die Mindestabstände im selben Netz im Abschnitt „Zusammenfassung“ des QED PDF's zusammen mit allen anderen wichtigen Produktparametern deutlich sichtbar.
- ❖ Mindestabstände im selben Netz umfasst nun einen Link zu einem detaillierten Bild mit wertvollen Positionsdaten auf der Leiterplatte
- ❖ Checkpoint unterstützt die Mindestabstände im selben Netz, falls weitere Informationen erforderlich sind

VERBESSERT



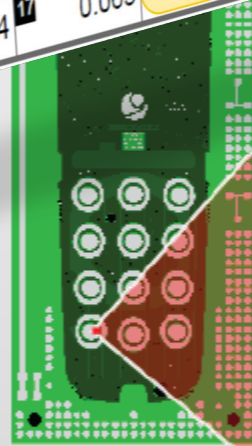
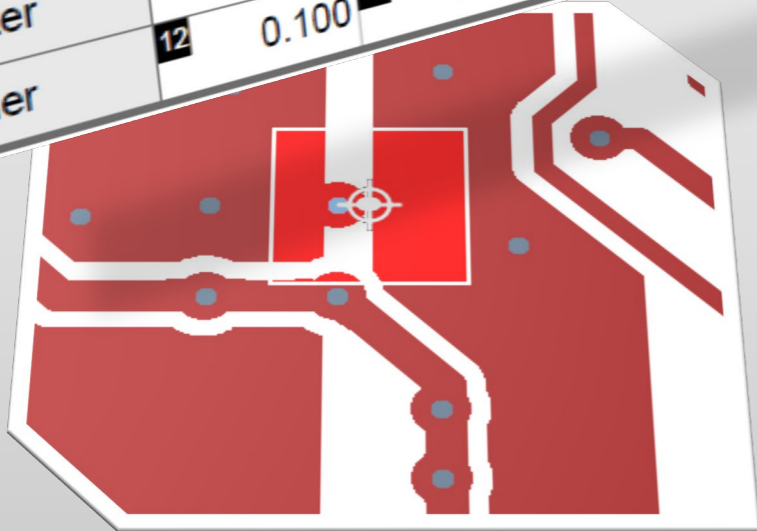
Integr8tor v2018.09

Weiterentwicklungen – Mindestabstand im selben Netz

VERBESSERT

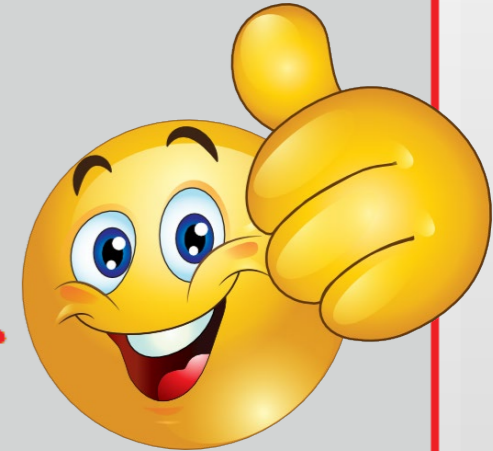
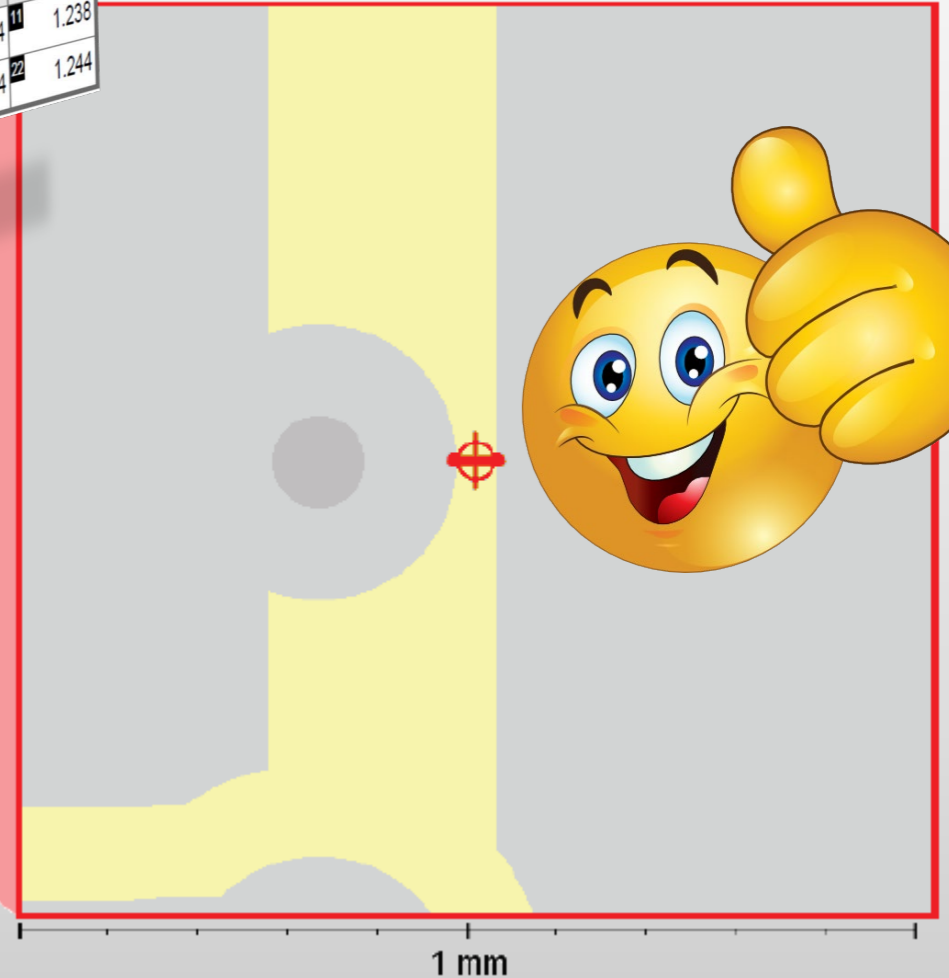
Summary - Copper Layers - Original

Layer Type	Min. Copper Width	Min. Critical Copper Width	Min. Trace Width	Min. Critical Trace Width	Min. Cr. Copper to Copper	Min. Cr. Trace to Trace	Min. Same Net Spacing	Min. Copper to NPTH Cr.	Copper to NPTH Cr.	Copper to Outline Cr.
Outer	1 0.100	2 0.100	3 0.100	4 0.100	5 0.049	6 0.049	7 0.067	8 0.199	9 0.124	10 1.238
Inner	12 0.100	13 0.100	14 0.100	15 0.100	16 0.054	17 0.065	18 0.046	19 0.199	20 0.124	21 1.244



ip3
 ⊕ x: 17.928 mm
 y: 23.44 mm

**Min. Same Net Spacing
 Inner Layers
 0.046 mm**



Integr8tor v2018.09

Weiterentwicklungen – Erweiterte Informationen über Steckerleisten

VERBESSERT

➤ Steckerleisten sind ein wichtiger Kostentreiber, insbesondere wenn sie eine teure Oberflächenveredelung erfordern

❖ Integr8tors Edge Connector-Analyse wurde erweitert und enthält nun zusätzliche Daten, darunter:

- die Anzahl der Steckerleisten-Finger,
- den größten Steckerleisten-Finger auf der Leiterplatte,
- die Oberfläche der Steckerleisten-Finger,

❖ Gelistet für oben, unten und als Gesamtsumme



Side	Total	Free of			Yes	Edge Connector Fingers	Edge Connector Finger Size	Edge Connectors
		Solder Mask (as supplied)	Solder Mask	Silver Mask				
			dm ²	dm ²	dm ²		mm x mm	dm ²
Top (incl. 1/2 plated holes)		0.5187	0.8361			82	0.711 x 4.191	0.0269
Bottom (incl. 1/2 plated holes)	3.0931	0.4096	0.7271			82	0.711 x 4.191	0.0282
Total (incl. plated holes and routs)	5.9889	0.9283	1.5632			164		0.0551

Edge Connectors

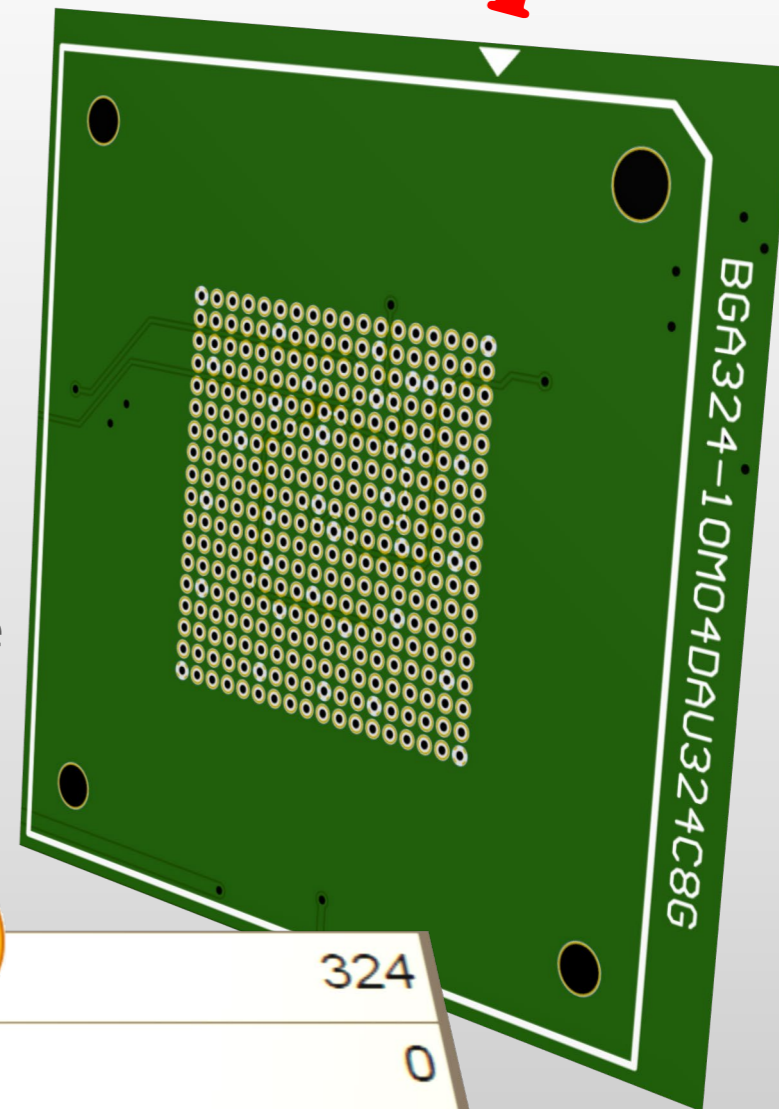
Integr8tor v2018.09

Weiterentwicklungen – Verbesserung der BGA-Erkennung

VERBESSERT ✨

➤ Integr8tors intelligente BGA-Erkennung unterstützt jetzt vollständig gebohrte BGA's

- ❖ Ein breites Arsenal mit Tausenden von BGA-Komponenten, die jetzt vollautomatisch abgegriffen und erkannt werden
- ❖ Bieten Sie Ihren Vertriebsmitarbeitern genaue Angebotsinformationen und vermeiden Sie Überraschungen für Ihre CAM-Abteilung



BGA Pads Top	324
BGA Pads Bottom	0

BGA Pads	BGA Min. Pitch	All Tracks in BGA Centered	BGA Drilled
324	mm	Yes	Yes
0	0.800		
324	0.800	Yes	Yes

Integr8tor v2018.09

Weiterentwicklungen – Erweiterte Fräs- / Nibbeldaten

VERBESSERT

- Das Nibbeln / Fräsen einer großen Anzahl an Langlöchern kann den Durchsatz im Fachbereich Bohren / Fräsen drastisch reduzieren. Eine Unterschätzung dieses Aspekts der Produktion kann sich sowohl negativ auf die Lieferzeiten als auch auf die Kundenbeziehungen auswirken...

- ❖ Die neue praktische Zusammenfassungszeile im QED PDF im Abschnitt „gefräste Bohrungen“ macht die Gesamtzahl auf der Leiterplatte leicht verfügbar, und zwar mit den gesamten Details zu

- der Gesamtanzahl an Langlöchern,
- der kumulierten Langloch - Länge,
- der Gesamtanzahl an erwarteten Nibbelbohrungen

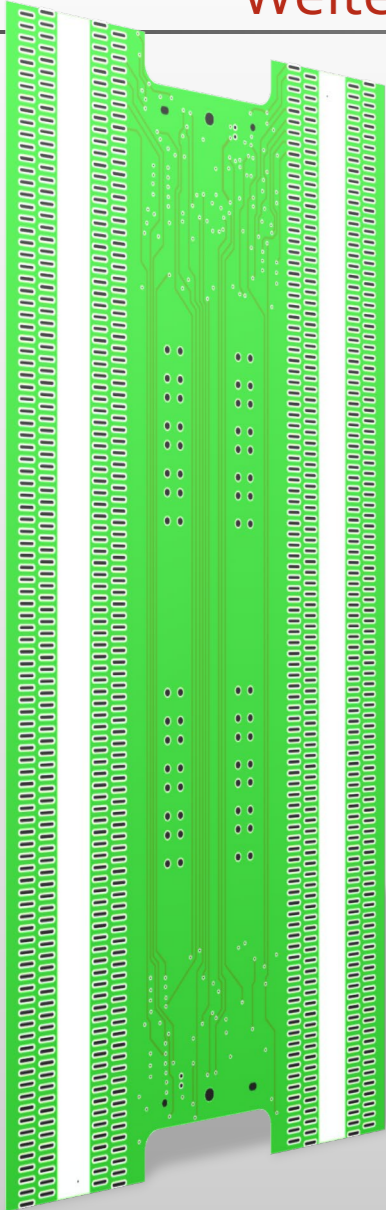


File	Hole Nr.	Instances	X Size mm	Y Size mm	Draw Length mm	Nibble Count
NCRoute_rou	1	1	1.800	0.800	1.000	17
NCRoute_rou	2	1	3.821	4.801	7.101	33
All		2			8.101	50

Integr8tor v2018.09

Weiterentwicklungen – Erweiterte Fräs- / Nibbeldaten

VERBESSERT



- ❖ Die Abschnitte „Fräswerkzeuge“ und „Gefräste Bohrungen“ wurden zum QED XML hinzugefügt, um alle fräs- / nibbelbezogenen Leiterplattendaten vollautomatisch zu verarbeiten.

```
<RoutCharacteristics id="original">  
  <RoutGroup layerOrGroupRef="NCRoute_rou">  
    <RoutUse drillToolRef="6" type="non-plated" endDiameter="0.800" moves="1" length="1.000" nibbleCount="17" />  
    <RoutUse drillToolRef="7" type="non-plated" endDiameter="2.000" moves="4" length="7.101" nibbleCount="33" />  
  </RoutGroup>  
</RoutCharacteristics>
```

```
<RoutedHolesCharacteristics id="original">  
  <Instances>2</Instances>  
  <Length>8.101</Length>  
  <NibbleCount>50</NibbleCount>  
  <RoutedHolesGroup layerOrGroupRef="NCRoute_rou">  
    <RoutedHole id="1" instances="1" xSize="1.800" ySize="0.800" length="1.000" nibbleCount="17" />  
    <RoutedHole id="2" instances="1" xSize="3.821" ySize="4.801" length="7.101" nibbleCount="33" />  
  </RoutedHolesGroup>  
</RoutedHolesCharacteristics>
```

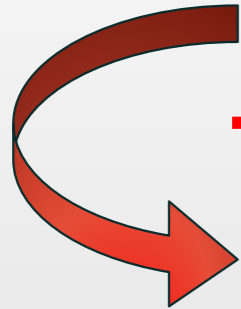


Integr8tor v2018.09

Weiterentwicklungen – Materialstärke in der Aufbaudarstellung

VERBESSERT

- Die richtige Wahl der Materialien und der Stärke ist entscheidend für die Erstellung der Spezifikation der fertigen Leiterplatte



- ❖ Zusätzliche Daten zur Materialbasisstärke ermöglichen eine einfache Überprüfung zwischen **Ustack-basierten** Materialinformationen und Kundenanforderungen.
- ❖ Verringert das Risiko kostspieliger, versehentlicher Materialverwechslungen.



	Base Thickness	
		Liquid Photoimageable Mask
1	18	Copper Foil 18µm
	100	PrePreg 2125 TG150
	100	PrePreg 2125 TG150
2	35	
	1000	FR4 Core TG150 1000/35/35
3	35	
	100	PrePreg 2125 TG150
	100	PrePreg 2125 TG150
4	18	Copper Foil 18µm
		Liquid Photoimageable Mask

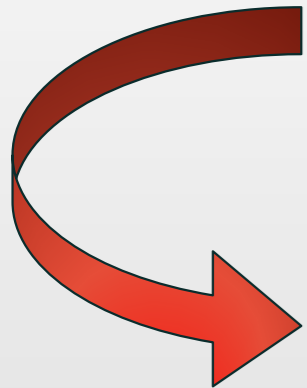
Integr8tor v2018.09

Weiterentwicklungen – Mindestkupferbreiten für DFM-Klassen / -Review

VERBESSERT

- DFM-Klassen / -Review(*) sind äußerst praktische Tools, um eingehende Designs automatisch in die Produzierbarkeitsklassen einzuordnen
- Die Mindestkupferbreite ist ein übliches Kriterium, das Designs von einer Klasse zur nächsten verschiebt

❖ DFM greift problemlos auf alle Ergebnisse der Kupferbreitenanalyse zu und berücksichtigt diese, um die richtige Fertigungsklasse zu ermitteln.



DFM Classes - Original			Standard											
			3	4	5	6	7	8	9	10	11	12		
Track & Gap	min Clearance (Track-Track / Track-Pad / Pad-Pad)	0.147	300.000	200.000	150.000	120.000	100.000	100.000	85.000	75.000	60.000		<	
	min Track Width / min Thermal Gap	0.025	300.000	200.000	150.000	120.000	100.000	100.000	85.000	75.000	60.000		<	
Ring for IPC Class 2	min Outer Layer Annular Ring	0.190	200.000	175.000	150.000	120.000	100.000	100.000	75.000	75.000	60.000		<	
	min Inner Layer Annular Ring		225.000	200.000	175.000	145.000	125.000	125.000	100.000	100.000	85.000		<	
Aspect Ratio	max aspect ratio for Plated hole	5.300	3.200	3.600	4.000	4.600	5.300	6.400	6.400					
Drill - Cu	distance Plated hole to Plated hole	0.421	750.000	600.000	500.000	410.000	350.000	350.000	285.000	275.000	230.000		<	
	distance Non-plated hole to Cu on inner layers		IAR + 25	IAR + 25	IAR + 25	IAR + 25	IAR + 25	IAR + 25	IAR + 25	IAR + 25	IAR + 25		<	
	distance Non-plated hole to Cu on outer layers		350.000	300.000	250.000	200.000	200.000	200.000	150.000	100.000	75.000		<	
Cu Thickness	maximum total Cu thickness that can be etched (no minimum)		105.000	70.000	60.000	50.000	35.000	35.000	20.000	15.000	15.000		<	
Solder Mask	solder mask annular ring & track overhang	0.010	150.000	100.000	75.000	60.000	50.000	50.000	42.500	37.500	30.000		<	
	solder mask solderweb	0.020	200.000	150.000	125.000	100.000	100.000	100.000	87.000	87.000	75.000		<	

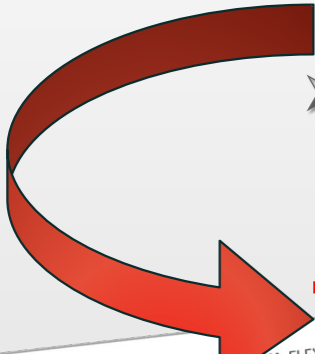
* lizenzierte Integr8tor-Option

Integr8tor v2018.09

Weiterentwicklungen – Verbessertes Bohrformat und Stackup-Erkennung

VERBESSELT

- Der korrekte automatische Stackup ist der Grundstein für präzise Analyse und schnelle Ergebnisse
- Die Erkennung des Bohrformats und die korrekte Bohrspanne spielen bei diesem automatisierten Prozess eine ebenso wichtige Rolle



```
Version : LOCAL
Job : C:\LAVORIMMARELLI\PL_0175940_A_CS_SPB460_FLEX.pcb
User : VX:Pegaso_Layout
Date : Thu Apr 12 08:38:30 2018
Format : 3.3 / Absolute / MM / Leading
Contents: Thru / Drill / Plated
PL_0175940_A_CS_SPB460_FLEX
M48
METRIC,TZ
FMAT,2
ICL,OFF
T04C0.2032
T05C0.5080
T02C0.8128
T01C0.0890
T03C0.9906
T09C2.2098
T07C2.9000
%
M71
G90
G93X0Y0
T04
X5B344Y-41239
Y40028X-40895
```

```
TL - Paste Top
TP - Legend Top
TS - Solderresist Top
T - Top
Lx - Inner layers
B - Bottom
BS - Solderresist Bottom
BP - Legend Bottom
BL - Paste Bottom
KO - Outline

BDTx - PTHs
LDTx - BlindVias from Top
LDBx - BlindVias from Bottom
UDTx - BuriedVias
BHTx - NPTHs
```

❖ V2018.09 enthält die bisher umfassendste Integr8tor-Wissensdatenbank, die Ihnen hilft, den höchstmöglichen Prozentsatz der vollautomatischen Lagenzuweisungen und Formaterkennungen für Bohrdateien zu erzielen

❖ Wird automatisch nach der Softwareinstallation und dem Start des Servers installiert und automatisch geladen ...



INITIAL	RENAMED	FUNCTION
40-A026016_SRT.gbx	zzyxxx41	mgl
40-A026016_L01.gbx	zzyxxx01	fluid
40-A026016_L02.gbx	zzyxxx02	fluid
40-A026016_L03.gbx	zzyxxx03	fluid
40-A026016_L04.gbx	zzyxxx04	fluid
40-A026016_L05.gbx	zzyxxx05	mixed
40-A026016_L06.gbx	zzyxxx06	mixed
40-A026016_L07.gbx	zzyxxx07	fluid
40-A026016_L08.gbx	zzyxxx07	fluid
40-A026016_SRB.gbx	zzyxxx32	fluid
40-A026016_DD.N.exc	zzyxxx51	fluid
40-A026016_DDP.exc	zzyxxx60n	mgl
40-A026016_BOL.gbx	zzyxxx60	unplated
40-A026016_DL0.gbx	zzyxxx38	drill
40-A026016_DTN.txt	zzyxxx35	cad_outline
40-A026016_DTP.txt		drillmap
Beiblatt_LP.pdf		document
		document
		document

Integr8tor v2018.09

Weiterentwicklungen – Gerber X2-Daten

VERBESSERT

- Das vielfältige und umfangreiche Gerber X2-Format automatisiert die Angebots-, Engineering- und Pre-CAM-Prozesse vollständig; es werden mehr Aufträge von Anfang bis Ende ohne Unterbrechung prozessiert
- Integr8tor diese hervorragenden Vorteile für X2-Aufträge...

❖ Lagenregistrierung

Gerber X2-Dateien können über das Dateiattribut angeben, dass sie miteinander registriert sind.

```
%TF.SameCoordinates*%
```

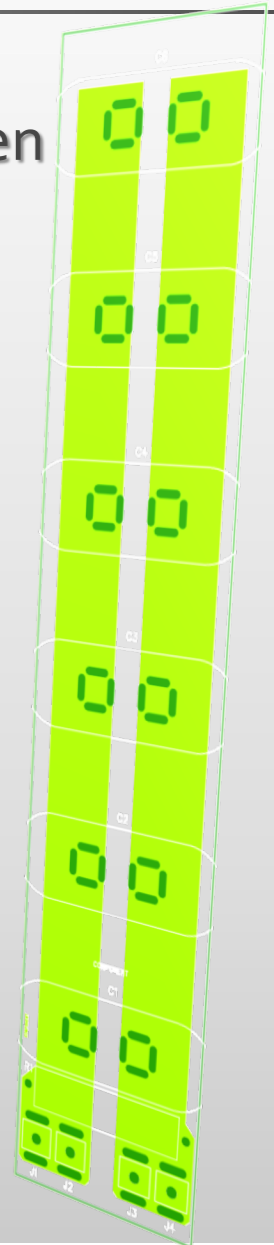
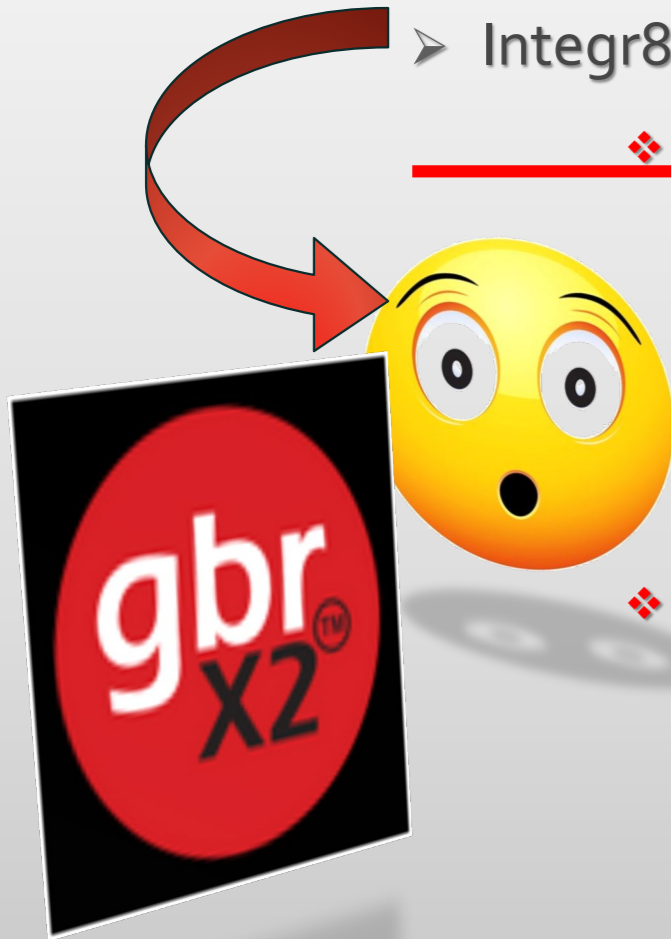
Wenn diese Information verfügbar ist, überspringt V2018.09 die Lagenregistrierung während der Eingabe und liefert schnellere und genauere Ergebnisse

❖ Outline-Erkennung

Gerber X2-Dateien können ihre Funktion im Stackup über das „Dateiattribut“ ausdrücken.

```
%TF.FileFunction,
```

V2018.09 verwendet im Outline-Ermittlungsvorgang aktiv Lagen mit einer .FileFunction-„Profil“



Integr8tor v2018.09

Weiterentwicklungen – Verschiedene Industrialisierungen

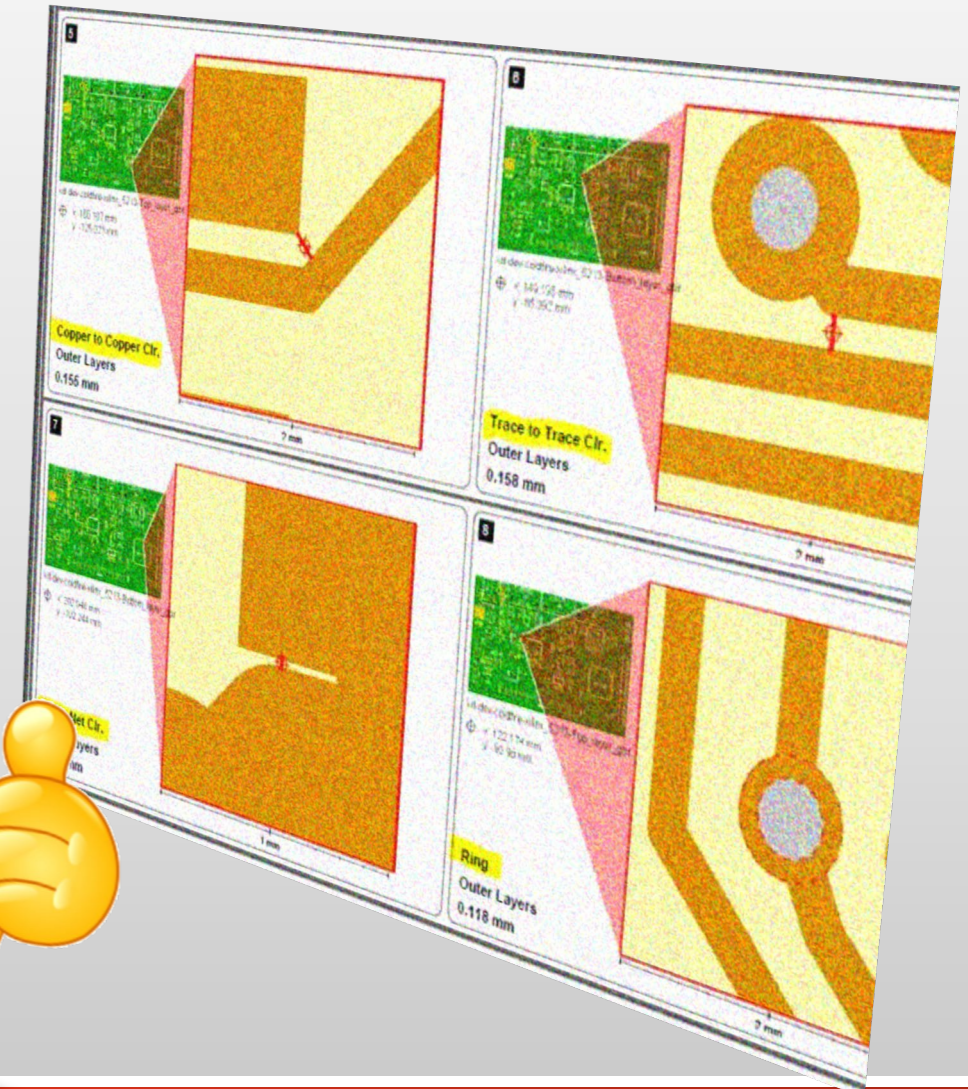
VERBESSERT

➤ Intuitivere und logischere QED PDF Berichtsstruktur

- ❖ Genaue Daten, so wie man sie erwartet, dort, wo man sie erwartet...
- ❖ Werfen Sie einen genaueren Blick auf die überarbeiteten Abschnitte...



- Zusammenfassung – Allgemein
- Zusammenfassung – Kupferlagen
- Zusammenfassung – Mindestdesign Merkmale – Positionen
- Gefräste Bohrungen
- Kupferbereiche
- ...



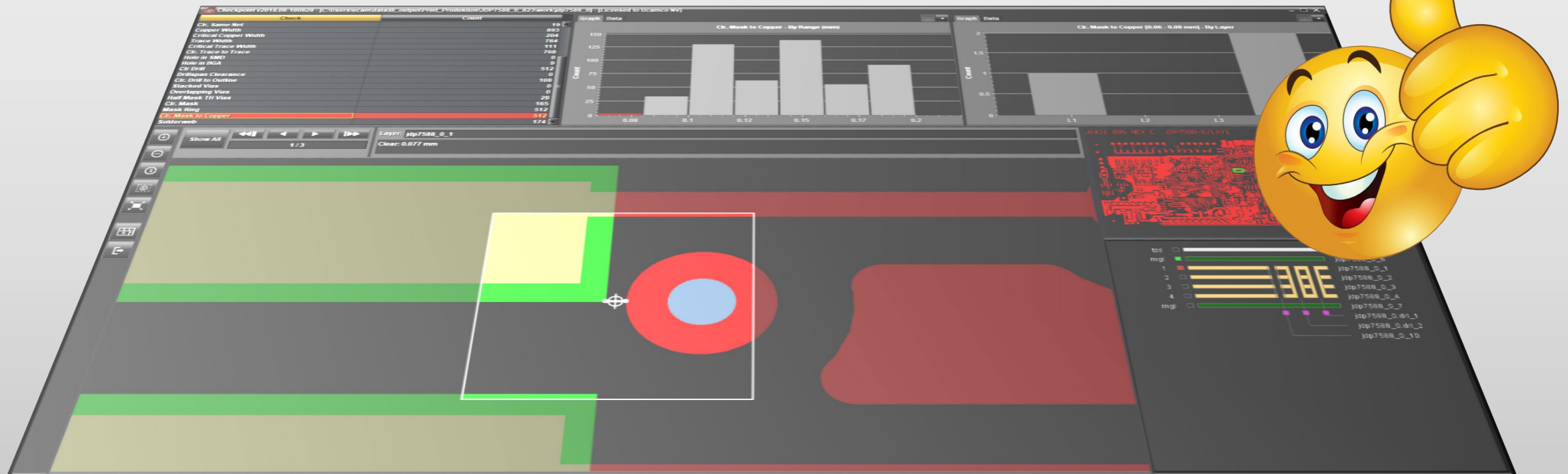
Integr8tor v2018.09

Weiterentwicklungen – Verschiedene Industrialisierungen

VERBESSERT

➤ Reibungslosere Installation der lokalen Checkpoint-Clients

- ❖ Lokale Checkpoint-Clients erfordern lokale Lizenzdateiinformatioren und die Einrichtung der Umgebungsvariablen zum Zeitpunkt der Installation
- ❖ V2018.09 erfüllt diese Anforderungen für Sie, um eine reibungslose Installation mit geringstmöglichen Störungen zu gewähren



Integr8tor v2018.09

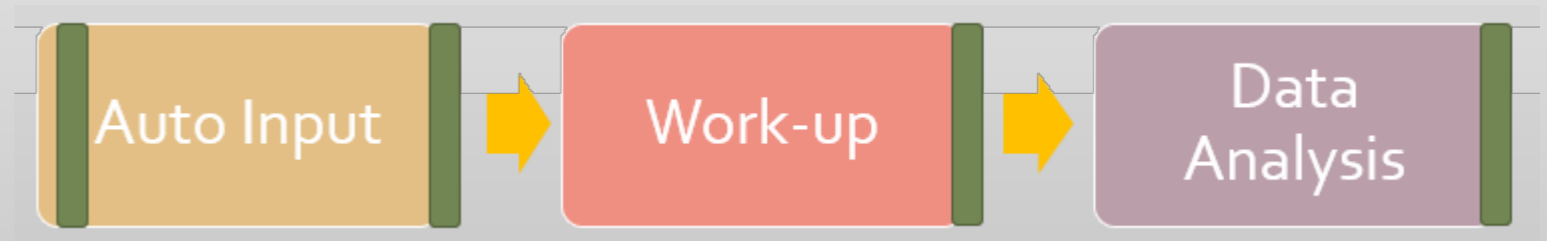
Weiterentwicklungen – Erweiterungen der Job-Flow-Control

VERBESSERT

- Die Job-Flow-Control* ist Integr8tors leistungsstarkes Programmier- und Skript-Tool zum Einrichten alternativer Abläufe und zum automatischen prozessieren der Aufträgen durch sie hindurch
- Die Job-Flow-Steuerung wird verwendet, um eine vollständige Automatisierung zu erreichen oder, um eine interaktive Angebots-Website zu unterstützen
- Zur besseren Steuerung wurden die folgenden Ergänzungen vorgenommen:
 - ❖ Die Netcompare-Funktionalität wurde zur Work-Up-Phase hinzugefügt
 - ❖ Eine neue Variable „realTray“ zeigt die echte Position hinter der gemeinsamen/virtuellen TWU an



```
...  
// Explicit continuation (Edit in Cockpit or Design Analysis) unless moved to DA  
if (! "TDA".equals(realTray)) {  
  if ((numGerber > 0) && (numDrills >= 1) && (numCoppers > 2) && (numIPC == 0 || ! bNetCompareIsOk)) {  
    System.out.println("Redirecting to Input Review");  
    vOut.add("nextTray=TIR");  
  }  
  else  
  {  
    System.out.println("Proceeding with Analysis");  
    vOut.add("nextTray=TDA");  
  }  
}
```



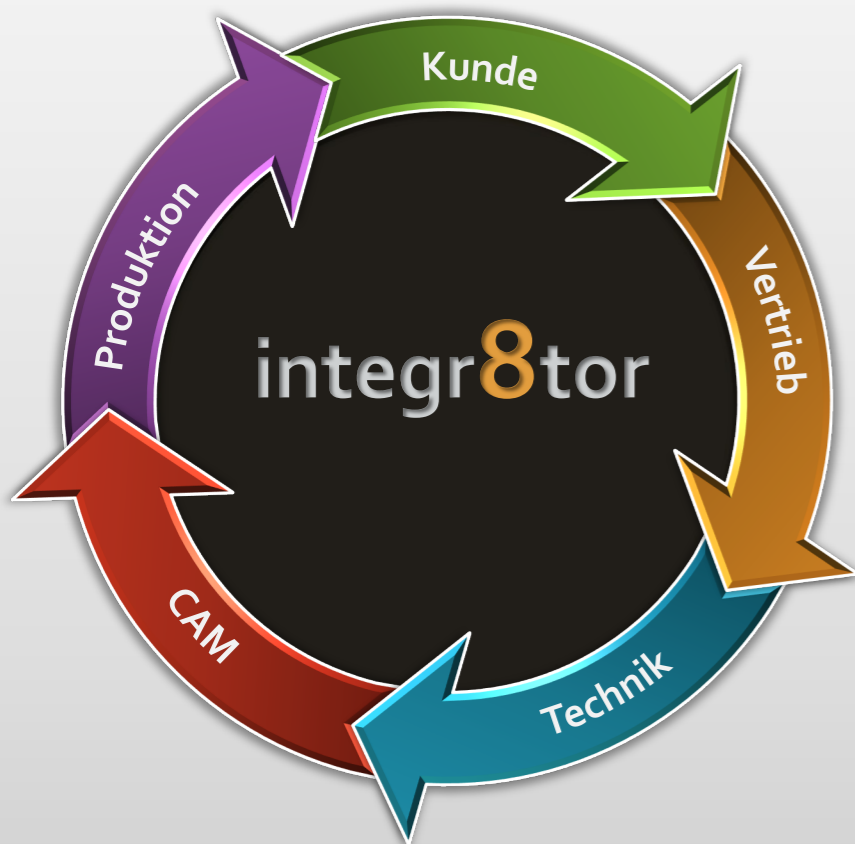
* lizenzierte Integr8tor-Option



Integr8tor

v2018.09

Code-Fixes



Integr8tor v2018.09

Code-Fixes



Wir haben große Sorgfalt darauf verwendet, die folgenden Punkte für Sie zu beheben und hoffen, dass dies zu einer noch besseren Benutzererfahrung beitragen wird...

- ❖ Die Kupferbreite konnte falsch sein, wenn mehrere Lötmasken pro Seite vorhanden waren
- ❖ In der Clean-Job-Ausgabe wurden manchmal „ambiguous contours“ erzeugt
- ❖ Das Öffnen eines Auftrags von Integr8tor konnte fehlschlagen, wenn afjobqueue_custom_table nicht vorhanden war
- ❖ PDF-Dateien mit Anhängen wurden im Abschnitt „Dateiliste“ im Cockpit zweimal aufgelistet
- ❖ Die Liste möglicher Importformate, die während der Auftragsübermittlung angeboten werden, enthielten Formate, für die die Lizenz bereits abgelaufen war, was zu „ohne Lizenz“-Unterbrechungen im Workflow führte
- ❖ Das Vorhandensein einer extrem hohen Anzahl winziger isolierter Linien mit einem Durchmesser von nur wenigen Mikrometern konnte dazu führen, dass Aufträge während der Erzeugung von PDF-Bildern fehlschlügen



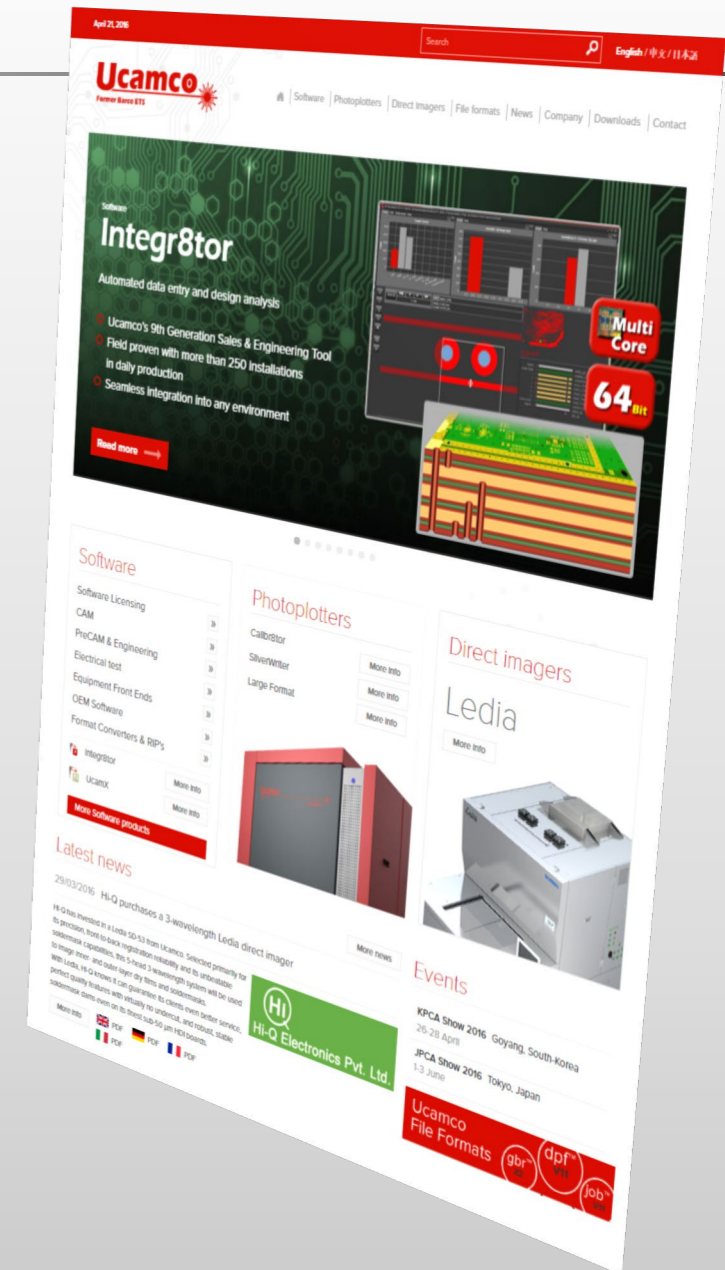


- ❖ Eine Lagen-Subclass, die nach einer Ustack-Sitzung manuell im Job-Editor festgelegt wurde, fand nicht immer den Weg in den Clean Job, wenn ein Skript zur Lagenumbenennung verwendet wurde
- ❖ Unter Umständen entsprach das im PDF-Bericht erzeugte Bild des Versandpanels nicht der Auswahl des Bedieners im Panel-Optimizer-Ergebnis.
- ❖ Das Vorhandensein von Bohrprogrammen für blinde oder vergrabene Bohrungen hatte das Potenzial, die korrekte Reihenfolge des Abschnitts „Zusammenfassungsequenz“ im QED PDF Bericht zu stören.
- ❖ Einige PDF Berichtsfelder wurden beim Verschieben eines Auftrags zwischen 2 passiven Fächern nicht korrekt aktualisiert.

Integr8tor v2018.09

Allgemeine Informationen

- Die Installationsdatei kann von <ftp://ftp.ucamco.com/Integr8tor> heruntergeladen werden
- Wir empfehlen Ihnen, dieses Update so bald wie möglich zu installieren
- Für weitere Fragen wenden Sie sich bitte an unseren lokalen Geschäftspartner oder an den Helpdesk von Ucamco
- Wir danken Ihnen, dass Sie sich für ein Ucamco-Produkt entschieden haben



© Copyright Ucamco NV, Gent, Belgium

All rights reserved. This material, information and instructions for use contained herein are the property of Ucamco. The material, information and instructions are provided on an AS IS basis without warranty of any kind. There are no warranties granted or extended by this document. Furthermore Ucamco does not warrant, guarantee or make any representations regarding the use, or the results of the use of the software or the information contained herein. Ucamco shall not be liable for any direct, indirect, consequential or incidental damages arising out of the use or inability to use the software or the information contained herein.

The information contained herein is subject to change without prior notice. Revisions may be issued from time to time to advise of such changes and/or additions.

No part of this document may be reproduced, stored in a data base or retrieval system, or published, in any form or in any way, electronically, mechanically, by print, photo print, microfilm or any other means without prior written permission from Ucamco.

This document supersedes all previous versions.

All product names cited are trademarks or registered trademarks of their respective owners.